

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 9 月 29 日 (29.09.2005)

PCT

(10) 国際公開番号
WO 2005/091360 A1

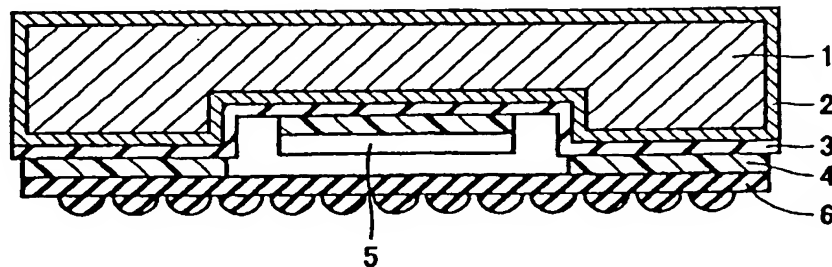
- (51) 国際特許分類⁷: H01L 23/14
- (21) 国際出願番号: PCT/JP2005/003846
- (22) 国際出願日: 2005 年 3 月 7 日 (07.03.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2004-085969 2004 年 3 月 24 日 (24.03.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社アライドマテリアル (A.L.M.T.CORP.) [JP/JP]; 〒1100014 東京都台東区北上野二丁目 2 3 番 5 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 高島 浩一 (TAKASHIMA, Kouichi) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目 1 番 1 号 株式会社アライドテック内 Hyogo (JP). 上武 和弥 (KAMITAKE, Kazuya)

- [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目 1 番 1 号 株式会社アライドテック内 Hyogo (JP).
- (74) 代理人: 甲田 一幸 (KODA, Kazuyuki); 〒5810038 大阪府八尾市若林町 1 丁目 8 4 番地の 2 八尾南ガーデンテラス 208-B 号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

[続葉有]

(54) Title: SUBSTRATE FOR SEMICONDUCTOR DEVICE AND SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置用基板と半導体装置



(57) Abstract: Disclosed is a substrate structure for semiconductor devices which enables improved stabilization of the driving voltage of a semiconductor device (5) which is mounted on the substrate. A substrate for semiconductor devices comprises a base (1) and an electrically insulating film (3) formed on at least a part of the surface of the base (1). The base (1) is composed of a material selected from the group consisting of alloys containing copper and tungsten, alloys containing copper and molybdenum, alloys containing copper, tungsten and molybdenum, composite materials containing aluminum and silicon carbide and composite materials containing silicon and silicon carbide. The electrically insulating film (3) comprises a plurality of layers respectively composed of at least one kind of film selected from the group consisting of diamond-like-carbon films, aluminum oxide films and silicon oxide films.

(57) 要約: 搭載される半導体素子 (5) の駆動電圧のより一層の安定化を図ることが可能な半導体装置用基板の構成を提供する。半導体装置用基板は、基材 (1) と、この基材 (1) の少なくとも一部の表面の上に形成された電気絶縁膜 (3) とを備える。基材 (1) は、銅とタングステンを含む合金、銅とモリブデンを含む合金、銅とタングステンとモリブデンを含む合金、アルミニウムと炭化シリコンを含む複合材料、および、シリコンと炭化シリコンとを含む複合材料からなる群より選ばれた 1 種の材料からなる。電気絶縁膜 (3) は、ダイヤモンド・ライク・カーボン膜、酸化アルミニウム膜および酸化シリコン膜からなる群より選ばれた少なくとも 1 種の膜からなる複数層を含む。

WO 2005/091360 A1



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書